

МИНОБРНАУКИ РОССИИ



Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Пензенский государственный технологический университет»
(ПензГТУ)

УТВЕРЖДАЮ

Председатель приемной комиссии,
и.о. ректора

Д. В. Пашенко

« 12 » *август* 2026г



ПРОГРАММА ВСТУПИТЕЛЬНОГО ИСПЫТАНИЯ
НА ПРОГРАММЫ ПОДГОТОВКИ НАУЧНЫХ И НАУЧНО-ПЕДАГОГИЧЕСКИХ КАДРОВ
В АСПИРАНТУРЕ
по научной специальности:

2.3.2. Вычислительные системы и их элементы

Пенза
2026

ОБЩИЕ ПОЛОЖЕНИЯ

Вступительное испытание обеспечивает контроль знаний в рамках вузовского образования. В ходе ответа оценивается глубина теоретических знаний, логика и ясность изложения, умение практического анализа, навыки анализа литературы.

Вступительное испытание проводится на русском языке. Вступительное испытание может проводиться очно или с применением дистанционных технологий. Поступающий предоставляет заявление о выборе способа проведения вступительного испытания.

Целью проведения вступительного испытания является проверка соответствия уровня подготовленности поступающего требованиям к поступлению на программу аспирантуры.

Поступающий в аспирантуру должен продемонстрировать высокий уровень практического и теоретического владения материалом, полученным при обучении по программам магистратуры или специалитета. При поступлении в аспирантуру поступающий должен:

знать:

- теоретические основы разработки вычислительных систем большой производительности;
- архитектуры современных вычислительных систем;
- методы организации и планирования решения задач и обмена данными при параллельных вычислениях на однородных и неоднородных вычислительных системах.
- методы распределения задач по узлам вычислительной сети.

уметь:

- эффективно использовать теоретические основы разработки вычислительных систем большой производительности;
- применять методы организации и планирования решения задач и обмена данными при параллельных вычислениях на однородных и неоднородных вычислительных системах;
- применять методы распределения задач по узлам вычислительной сети.

Иметь навыки владения:

- навыками создания программных комплексов синтеза структур ВС и планирования решения задач на ВС;
- методами распределения задач по узлам вычислительной сети;
- методами организации и планирования решения задач и обмена данными при параллельных вычислениях на однородных и неоднородных вычислительных системах.

Вступительное испытание проводится устно по билетам, содержащим в себе три вопроса, необходимых для оценки компетенций, необходимых для обучения по научной специальности 2.3.2. Вычислительные системы и их элементы.

1. СОДЕРЖАНИЕ ПРОГРАММЫ

Вступительный экзамен включает в себя следующие основные разделы:

I. Электроника и схемотехника вычислительных систем

1.1. Общие сведения об электронных усилителях. Параметры и характеристики усилителей: амплитудная, амплитудно-частотная, фазо-частотная, переходная. Искажения сигналов. Обратная связь в усилителях. Влияние отрицательной О.С. на параметры усилителя и искажения сигнала. Усилители постоянного тока. Особенности схем УПТ. Дрейф нуля. Дифференциальные усилительные каскады. Характеристики и параметры ДК. Операционные усилители. Применение ОУ для усиления и преобразования аналоговых сигналов.

1.2. Активные фильтры. Передаточные характеристики фильтров. Схемы фильтров нижних и верхних частот, полосовых и заграждающих фильтров. Проектирование активных фильтров на основе ОУ.

1.3. Элементная база цифровых устройств. Ключевой режим биполярного транзистора. Схема базового элемента транзисторно-транзисторной логики (ТТЛ), передаточная характеристика и параметры. Базовая схема эмиттерно-связанной

логики (ЭСЛ), передаточные характеристики и параметры. Ключевой режим МДП- транзистора. Схемы логических элементов на п-МДП и КМДП-транзисторах. Сравнительный анализ логических элементов различных серий.

1.4. Схемотехника запоминающих устройств. Статические ОЗУ с произвольной выборкой. Структура БИС ОЗУ со словарной и матричной организацией. Запоминающие элементы с однокоординатной и двухкоординатной выборкой. Построение модуля ОЗУ. Динамические ОЗУ. Структура одноразрядной БИС динамического ОЗУ. Параметры микросхем памяти.

1.5. Постоянные запоминающие устройства. Масочные и прожигаемые ПЗУ. Репрограммируемые ПЗУ. Стираемые РПЗУ на лавинно-инжекционных МДП-транзисторах и МНОП-транзисторах. Схемотехника и параметры БИС РПЗУ. Применение программируемых запоминающих устройств.

1.6. Аналоговые схемы обработки информации. Принцип работы операционного блока. Схемы для линейной и нелинейной обработки информации: суммирование, интегрирование, дифференцирование, выделение модуля, перемножение. Влияние параметров ОУ на точность преобразования сигналов.

1.7. Цифро-аналоговые и аналого-цифровые преобразователи. Применение ЦАП в системах вывода информации. АЦП последовательного преобразования. АЦП параллельного преобразования. АЦП следящего типа. Интегрирующие АЦП. Применение АЦП в системах ввода аналоговой информации.

1.8. Логические элементы и узлы. Понятие о комбинационной схеме и цифровом автомате. Системы логических элементов. Триггеры. Регистры. Счетчики. Дешифраторы. Сумматоры. Матричные БИС. БИС ПЛМ. Анализ и синтез функциональных узлов.

1.9. Процессоры: элементы архитектуры. Назначение и структура процессора. Адресные структуры основных памяти. Выбор структуры и формата команд. Кодирование команд. Способы адресации. Процедура выполнения команд. Рабочий цикл процессора. Структура и микропрограмма АЛУ. Управляющие автоматы. Микропрограммное управление. Жесткая и программируемая логика.

II. Метрологическое обеспечение средств вычислительной техники и систем управления

2.1. Погрешности измерений. Систематические погрешности. Случайные погрешности. Законы распределения случайных погрешностей. Погрешности косвенных измерений. Обработка результатов совокупных измерений.

2.2. Погрешности измерительной аппаратуры. Средства и методы измерений электрических величин и параметров электрических сигналов. Цифровые измерительные приборы.

2.3. Измерение неэлектрических величин. Первичные преобразователи информации: реостатные, индуктивные и трансформаторные, пьезоэлектрические, оптико-электронные, термоэлектрические, емкостные, тензорезистивные. Методы измерения неэлектрических величин.

2.4. Информационные измерительные системы: основные понятия. Структуры и алгоритмы функционирования измерительных систем, системы технической диагностики, распознающие системы, телеизмерительные информационные системы.

III. Микропроцессоры и микропроцессорные системы

3.1. Интегральная технология и предпосылки появления микропроцессоров (МП). Основные схемотехнологические направления производства МП и их

сравнительные характеристики. Тенденция развития архитектур МП. Особенности Гарвардской и Принстонской архитектур МП. Система команд микропроцессора. Классы операций, система адресации, форматы команд. Внутренняя структура 8-разрядных микропроцессоров (18080, Z80). Командный цикл и машинные циклы МП.

3.2. Обобщенная архитектура микропроцессорных систем (МПС). Принципы обмена информацией по интерфейсу «Общая шина».

3.3. Подсистема памяти МПС. Распределение адресного пространства. Единое и разделенное адресное пространство. Диспетчер памяти. Регенерация динамической памяти в МПС. Подсистема ввода/вывода МПС. Классификация способов обмена. Параллельный и последовательный обмен. Синхронный и асинхронный обмен. Параллельный обмен на базе буферных регистров и контроллеров параллельного обмена. Проблемы последовательного обмена. Контроллеры последовательного обмена.

3.4. Подсистема прерываний МПС - основные функции. Радиальные и векторные прерывания. Идентификация источника прерываний. Приоритет запросов и приоритет программ в подсистеме прерываний МПС. Контроллеры прерываний.

3.5. Подсистема прямого доступа в память МПС. Контроллеры ИДИ. Функционирование МПС в режиме ПДП.

3.6. Особенности архитектуры секционированных многокристальных МПС.

3.7. Проблемы и особенности отладки МПС. Статические отладчики. Логические анализаторы. Сигнатурные анализаторы. Резидентные диагностические и отладочные средства. Системы проектирования МПС. Внутрисхемные эмуляторы.

3.8. Особенности архитектуры микроконтроллеров. Внутренняя структура микроконтроллеров. Особенности системы команд 8-разрядных микроконтроллеров. Организация памяти микроконтроллеров. Расширение ресурсов микроконтроллеров. Реализация ввода/вывода и прерываний в микроконтроллерах. Контроль времени, цифро-аналоговые и аналого-цифровые преобразования в микроконтроллерах.

3.9. Использование МПС и микроконтроллеров в информационно-измерительных комплексах, системах управления объектами и технологическими процессами. Специализированные контроллеры.

3.10. Применение МПС в электронных вычислительных системах (ЭВС) и технологическом оборудовании. МПС в испытательном и диагностическом оборудовании. Логические анализаторы для тестирования микросхем. Информационно-измерительные системы. МПС в «интеллектуальном» периферийном оборудовании.

IV. Периферийные устройства

4.1. Системные интерфейсы вычислительных машин, интерфейс AT-BUS, PCI-шина, AGP-шина, USB-шина, SCSI-шина, PCI Express шина.

4.2. Видеоподсистема: основные характеристики и типы мониторов. Индикаторные устройства отображения информации, используемые в мониторах (ЭЛТ, ЖКИ, экстролюминисцентные). Стандарты видеоадаптеров (MDA, CGA, EGA, VGA, SVGA), организация цветопередачи.

4.3. Принтеры: основные типы и принципы действия матричных принтеров: ударных, струйных, лазерных, LED-принтеров, термографических, 3D-принтеры, интерфейсы принтеров.

4.4. Автоматический ввод текстовой информации: классификация сканеров. Устройство и принцип действия планшетных и барабанных сканеров.

4.5. Системы внешней памяти: внешние запоминающие устройства ВЗУ на

магнитных дисках. Способы записи цифровой информации на магнитный носитель (MFM, RLL, ARLL, PRML). ВЗУ на оптических дисках: накопители CDRом. Многоскоростные приводы CD-ROM. CD-R накопители. DVD накопители.

4.6. Устройства вывода графической информации (плоттеры): Устройство и принцип действия растровых плоттеров (струйных, лазерных, электростатических, термических).

4.7. Устройства ввода и распознавания речевых сигналов: фонетическая структура речевого сигнала и механизм речеобразования. Методы кодирования сигналов в устройствах ввода речи. Способы распознавания речевых сигналов.

4.8. Технология беспроводной передачи данных: технология Wi-Fi и GPS, принцип и способ обмена информацией. Достоинства и недостатки.

V. Специализированные устройства вычислительной техники

5.1. Однокристалльный потоковый микропроцессор для математических акселераторов. Принцип потокового программирования.

5.2. СБИС цифровых процессоров сигналов. Принципы ускорения выполнения макрооперации умножения и накапливающего сложения.

5.3. Организация СБИС систолических и волновых процессоров. Глобальная синхронизация. Конвейерный такт. Оптимальные длины очередей операндов в волновых процессорах.

5.4. Транспьютеры. Транспьютерные сети. Ультрабольшие ИС многопроцессорных платформ. Принцип структурного программирования.

5.5. Процессор логического вывода. Модель абстрактной машины Уоррена.

5.6. СБИС аналоговых и цифровых процессоров нечеткого логического вывода.

5.7. Электронные и оптоэлектронные нейрокомпьютеры. Принципы аналитического программирования, обучения и самообучения нейрокомпьютеров.

VI. Принципы построения отказоустойчивых устройств ВТ

6.1. Основные понятия отказоустойчивой организации ЭВМ и систем управления. Надежность, отказоустойчивость, живучесть. Отказ, дефект, неисправность, ошибка, сбой и безотказность. Достоверность функционирования.

6.2. Методы введения избыточности как основа для решения задачи обеспечения отказоустойчивости. Статическое, динамическое, гибридное, скользящее, двухуровневое резервирование.

6.3. Топологии микропроцессорных систем с точки зрения отказоустойчивости. Основные этапы обеспечения отказоустойчивости микропроцессорных систем.

6.4. Контур самоорганизации отказоустойчивых микроконтроллерных сетей. Основные этапы самоорганизации: само диагностирование, саморемонт, самонастройка, самосинхронизация.

6.5. Статические и динамические алгоритмы саморемонта. Алгоритм непосредственного преобразования процессорной матрицы.

6.6. Методы оценки надежности приводимых и неприводимых структур. Логико-вероятностный метод расчета надежности.

VII. Распознавание образов и обработка изображений средствами ВТ

7.1. Область применения теории распознавания образов (ТРО). Классификация методов ТРО.

7.2. Системы без обучения, системы с обучением, адаптивный подход. Геометрическая интерпретация задачи распознавания. Статистические методы,

основанные на построении функций плотности вероятности. Методы Байеса, Вальда. Ошибки первого и второго рода.

7.3. Методы, основанные на локальной оценке плотностей без задания явного вида решающих правил. Правила ближайшего соседа, правила средней связи.

7.4. Методы, основанные на задании вида разделяющей поверхности. Линейные, кусочно-линейные и нелинейные разделяющие поверхности. Методы эталонов.

7.5. Обучающие алгоритмы. Сходимость алгоритмов обучения. Выбор объема обучающей выборки. Проблемы выбора методов и алгоритмов распознавания. Разведочный анализ. Проблема оценки структуры многомерных данных.

7.6. Диалоговые системы распознавания, методы отображения с осями отображающих координат в исходном пространстве признаков. Методы отображения, основанные на развертках. Дистантные методы.

7.7. Методы динамического конструирования двумерных классификационных пространств. Проблемы классификации при разнородном представлении признаков. Нечеткие классификационные правила.

VIII. Устройства сетей ЭВМ и средств телекоммуникаций

8.1 Модемы для телефонных каналов. Методы модуляции. Устройство модема. Модемы по рекомендациям МККТТ V.22bis и V.32. Защита от ошибок и сжатие данных в модемах. Программирование модемов. Протоколы передачи файлов для модемов.

8.2 Локальные сети ЭВМ. Стандарты IEEE для локальных сетей. Сети с моноканалом. Множественный доступ с контролем несущей и обнаружением коллизий (CSMA/CD). Доступ с обнаружением и передачей маркера. Локальные сети с маркерным кольцом.

2. СПИСОК РЕКОМЕНДУЕМОЙ ЛИТЕРАТУРЫ

а) основная литература

1. Тиличенко М. П. Электротехника и электроника: учеб.-метод. пособие / М. П. Тиличенко, А. В. Козлов; М-во образования Респ. Беларусь, Гомел. гос. техн. ун-т им. П. О. Сухого, 2016. – 437 с.

2. Схемотехника ЭВМ: учеб. пособие / А. И. Постников, В. И. Иванов, О. В. Непомнящий. – Красноярск: Сиб. федер. ун-т, 2018. – 284 с.

3. Шерц П., Монк С. Электроника. Теория и практика – 4-е изд.: Пер. с англ. / Саймон Монк, Пауль Шерц. – СПб.: БХВ-Петербург, 2018. - 1168 с.

4. Харрис М., Харрис С. Цифровая схемотехника и архитектура компьютера 2-е изд. / Дэвид М. Харрис, Сара Л. Харрис; Пер. с англ. – Elsevier, Inc., 2013. – 1652 с

5. Борзов, Д.Б. Вопросы проектирования и динамической реконфигурации топологии систем логического управления в системах высокой готовности [Текст]: монография / Д.Б. Богрзов, В. С. Титов; Монография. – Юго-Запад. гос. ун-т. Курск, 2015. 282 с.

6. Емельянов, С. Г. Автоматизированные нечетко-логические системы управления [Текст] : монография / С. Г. Емельянов, В. С. Титов, М. В. Бобырь. - М.: ИНФРА-М, 2016. - 176 с.

7. Емельянов, С. Г. Адаптивные нечетко-логические системы управления [Текст]: монография / С. Г. Емельянов, В. С. Титов, М. В. Бобырь. - Москва: Аргамак-Медиа, 2013. - 184 с. : ил.; 22 см. - (Научное сообщество). - Библиогр.: с. 177-182.

8. Борзов, Д.Б. Параллельные вычислительные системы (архитектура, принципы размещения задач) [Текст]: монография / Д.Б. Богрзов, В. С. Титов; - Курск. гос. техн. ун-т. Курск, 2009. 159 с. Библиогр.: с. 150-158. ISBN 978-5-7681-0432-0.

б) дополнительная литература

1. Легостаев Н.С., Четвергов К.В. Микросхемотехника. Аналоговая микросхемотехника // Томский государственный университет систем управления и радиоэлектроники, 2014, 238 с. URL: <https://e.lanbook.com/book/110345#authors>
2. Под ред. Уолта Кестера. Аналого-цифровое преобразование. Москва: Техносфера, 2007 г. 1016 с.
3. Каплан Д., Уайт К. Практические основы аналоговых и цифровых схем: М.: Техносфера, 2006. – 176 с.

в) интернет ресурсы, в том числе современные профессиональные базы данных

1. Российская Государственная библиотека URL: <http://www.rsl.ru/> (дата обращения: 28.08.2023).
2. Российская национальная библиотека URL: <http://www.nlr.ru/> (дата обращения: 28.08.2023).
3. Государственная публичная научно-техническая библиотека России URL: <http://www.gpntb.ru/> (дата обращения: 28.08.2023).
4. Public.Ru - публичная интернет-библиотека URL: <http://www.public.ru/> (дата обращения: 28.08.2023).
5. Научная электронная библиотека <http://www.eLIBRARY.ru/> (дата обращения: 28.08.2023).

3. ПРИМЕРНЫЙ ПЕРЕЧЕНЬ ЭКЗАМЕНАЦИОННЫХ ВОПРОСОВ

1. Общие сведения об электронных усилителях. Параметры и характеристики усилителей: амплитудная, амплитудно-частотная, фазочастотная, переходная. Искажения сигналов. Обратная связь в усилителях. Влияние отрицательной О.С. на параметры усилителя и искажения сигнала. Усилители постоянного тока. Особенности схем УПТ. Дрейф нуля. Дифференциальные усилительные каскады. Характеристики и параметры ДК. Операционные усилители. Применение ОУ для усиления и преобразования аналоговых сигналов.
2. Активные фильтры. Передаточные характеристики фильтров. Схемы фильтров нижних и верхних частот, полосовых и заграждающих фильтров. Проектирование активных фильтров на основе ОУ.
3. Элементная база цифровых устройств. Ключевой режим биполярного транзистора. Схема базового элемента транзисторно-транзисторной логики (ТТЛ), передаточная характеристика и параметры. Базовая схема эмиттерносвязанной логики (ЭСЛ), передаточные характеристики и параметры. Ключевой режим МДП- транзистора. Схемы логических элементов на п-МДП и КМДП-транзисторах. Сравнительный анализ логических элементов различных серий.
4. Схемотехника запоминающих устройств. Статические ОЗУ с произвольной выборкой. Структура БИС ОЗУ со словарной и матричной организацией. Запоминающие элементы с однокоординатной и двухкоординатной выборкой. Построение модуля ОЗУ. Динамические ОЗУ. Структура одноразрядной БИС динамического ОЗУ. Параметры микросхем памяти.
5. Постоянные запоминающие устройства. Масочные и прожигаемые ПЗУ. Репрограммируемые ПЗУ. Стираемые РПЗУ на лавинно-инжекционных МДП-транзисторах и МНОП-транзисторах. Схемотехника и параметры БИС РПЗУ. Применение программируемых запоминающих устройств.
6. Аналоговые схемы обработки информации. Принцип работы операционного блока. Схемы для линейной и нелинейной обработки информации: суммирование, интегрирование, дифференцирование, выделение модуля, перемножение. Влияние параметров ОУ на точность преобразования сигналов.

7. Цифро-аналоговые и аналого-цифровые преобразователи. Параллельные ПАП с резисторными матрицами и с делителями тока. Умножающие ПАЛ. Применение ЦАП в системах вывода информации. АЦП последовательного преобразования. АЦП параллельного преобразования. АЦП следящего типа. Интегрирующие АЦП. Применение АЦП в системах ввода аналоговой информации.

8. Логические элементы и узлы. Понятие о комбинационной схеме и цифровом автомате. Системы логических элементов. Триггеры. Регистры. Счетчики. Дешифраторы. Сумматоры. Матричные БИС. БИС ПЛМ. Анализ и синтез функциональных узлов.

9. Процессоры: элементы архитектуры. Назначение и структура процессора. Адресные структуры основных памяти. Выбор структуры и формата команд. Кодирование команд. Способы адресации. Процедура выполнения команд. Рабочий цикл процессора. Структура и микропрограмма АЛУ. Управляющие автоматы. Микропрограммное управление. Жесткая и программируемая логика.

10. Погрешности измерений. Систематические погрешности. Случайные погрешности. Законы распределения случайных погрешностей. Погрешности косвенных измерений. Обработка результатов совокупных измерений. Погрешности измерительной аппаратуры. Средства и методы измерений электрических величин и параметров электрических сигналов.

Цифровые измерительные приборы. Измерение неэлектрических величин. Первичные преобразователи информации: реостатные, индуктивные и трансформаторные, пьезоэлектрические, оптико-электронные, термоэлектрические, емкостные, тензорезистивные. Методы измерения неэлектрических величин. Информационные измерительные системы: основные понятия. Структуры и алгоритмы функционирования измерительных систем, системы технической диагностики, распознающие системы, телеизмерительные информационные системы.

11. Интегральная технология и предпосылки появления микропроцессоров (МП). Основные схемотехнологические направления производства МП и их сравнительные характеристики. Тенденция развития архитектур МП. Особенности Гарвардской и Принстонской архитектур МП. Система команд микропроцессора. Классы операций, система адресации, форматы команд. Внутренняя структура 8-разрядных микропроцессоров (18080, Z80).

Командный цикл и машинные циклы МП. Обобщенная архитектура микропроцессорных систем (МПС). Принципы обмена информацией по интерфейсу «Общая шина». Подсистема памяти МПС. Распределение адресного пространства. Единое и разделенное адресное пространство. Диспетчер памяти. Регенерация динамической памяти в МПС. Подсистема ввода/вывода МПС. Классификация способов обмена. Параллельный и последовательный обмен. Синхронный и асинхронный обмен. Параллельный обмен на базе буферных регистров и контроллеров параллельного обмена. Проблемы последовательного обмена. Контроллеры последовательного обмена.

12. Подсистема прерываний МПС – основные функции. Радиальные и векторные прерывания. Идентификация источника прерываний. Приоритет запросов и приоритет программ в подсистеме прерываний МПС. Контроллеры прерываний. Подсистема прямого доступа в память МПС. Контроллеры ИДИ. Функционирование МПС в режиме ПДП. Особенности архитектуры секционированных многокристальных МПС. Проблемы и особенности отладки МПС. Статические отладчики. Логические анализаторы. Сигнатурные анализаторы. Резидентные диагностические и отладочные средства. Системы проектирования МПС.

13. Внутрисхемные эмуляторы. Особенности архитектуры микроконтроллеров. Внутренняя структура микроконтроллеров. Особенности системы команд 8-разрядных микроконтроллеров. Организация памяти микроконтроллеров. Расширение ресурсов микроконтроллеров. Реализация ввода/вывода и прерываний в микроконтроллерах. Контроль времени, цифро-аналоговые и аналого-цифровые преобразования в микроконтроллерах.

Использование МПС и микроконтроллеров в информационно-измерительных комплексах, системах управления объектами и технологическими процессами.

14. Специализированные контроллеры. Применение МПС в электронных вычислительных системах (ЭВС) и технологическом оборудовании. МПС в испытательном и диагностическом оборудовании. Логические анализаторы для тестирования микросхем. Информационно-измерительные системы. МПС в «интеллектуальном» периферийном оборудовании.

15. Применение МПС в электронных вычислительных системах (ЭВС) и технологическом оборудовании. МПС в испытательном и диагностическом оборудовании. Логические анализаторы для тестирования микросхем. Информационно-измерительные системы. МПС в «интеллектуальном» периферийном оборудовании.

16. Системные интерфейсы вычислительных машин, интерфейс AT-BUS, PCI-шина, AGP-шина, USB-шина, SCSI-шина, PCI Express шина. Видеоподсистема: основные характеристики и типы мониторов. Индикаторные устройства отображения информации, используемые в мониторах (ЭЛТ, ЖКИ, экстролуминисцентные). Стандарты видеоадаптеров (MDA, CGA, EGA, VGA, SVGA), организация цветопередачи.

17. Принтеры: основные типы и принципы действия матричных принтеров: ударных, струйных, лазерных, LED-принтеров, термографических, 3D-принтеры, интерфейсы принтеров.

18. Автоматический ввод текстовой информации: классификация сканеров. Устройство и принцип действия планшетных и барабанных сканеров. Системы внешней памяти: внешние запоминающие устройства ВЗУ на магнитных дисках. Способы записи цифровой информации на магнитный носитель (MFM, RLL, ARLL, PRML). ВЗУ на оптических дисках: накопители

19. CD-ROM. Многоскоростные приводы CD-ROM. CD-R накопители. DVD накопители. Устройства вывода графической информации (плоттеры): Устройство и принцип действия растровых плоттеров (струйных, лазерных, электростатических, термических).

20. Устройства ввода и распознавания речевых сигналов: фонетическая структура речевого сигнала и механизм речеобразования. Методы кодирования сигналов в устройствах ввода речи. Способы распознавания речевых сигналов. Технология беспроводной передачи данных: технология Wi-Fi и GPS, принцип и способ обмена информацией. Достоинства и недостатки. Однокристалльный потоковый микропроцессор для математических акселераторов. Принцип потокового программирования.

СБИС цифровых процессоров сигналов. Принципы ускорения выполнения макрооперации умножения и накапливающего сложения. Организация СБИС систолических и волновых процессоров.

21. Глобальная синхронизация. Конвейерный такт. Оптимальные длины очередей операндов в волновых процессорах. Транспьютеры. Транспьютерные сети. Ультрабольшие ИС многопроцессорных платформ. Принцип структурного программирования. Процессор логического вывода. Модель абстрактной машины Уоррена. СБИС аналоговых и цифровых процессоров нечеткого логического вывода.

22. Электронные и оптоэлектронные нейрокомпьютеры. Принципы аналитического программирования, обучения и самообучения нейрокомпьютеров. Основные понятия отказоустойчивой организации ЭВМ и систем управления. Надежность, отказоустойчивость, живучесть. Отказ, дефект, неисправность, ошибка, сбой d-безотказность. Достоверность функционирования.

23. Методы введения избыточности как основа для решения задачи обеспечения отказоустойчивости. Статическое, динамическое, гибридное, скользящее, двухуровневое резервирование. Топологии микропроцессорных систем с точки зрения отказоустойчивости. Основные этапы обеспечения отказоустойчивости микропроцессорных систем.

24. Контур самоорганизации отказоустойчивых микроконтроллерных сетей. Основные этапы самоорганизации: само диагностирование, саморемонт, самонастройка, самосинхронизация. Статические и динамические алгоритмы саморемонта. Алгоритм непосредственного преобразования процессорной матрицы.

4. КРИТЕРИИ ОЦЕНКИ ВСТУПИТЕЛЬНОГО ИСПЫТАНИЯ

Оценка результатов сдачи вступительного испытания проводится по пятибальной шкале в соответствии с критериями, приведенными в таблице.

Оценка	Критерии
Отлично	<ul style="list-style-type: none"> • Полно раскрыто содержание материала в объёме программы вступительного экзамена в аспирантуру. • Чётко и правильно даны определения и раскрыто содержание материала. • Ответ самостоятельный, при ответе использованы знания, приобретённые ранее. • Сформированы навыки исследовательской деятельности.
Хорошо	<ul style="list-style-type: none"> • Раскрыто основное содержание материала в объёме программы вступительного экзамена в аспирантуру. • В основном правильно даны определения, понятия. • Материал изложен неполно, при ответе допущены неточности, нарушена последовательность изложения. Допущены небольшие неточности при выводах и использовании терминов. • Практические навыки нетвёрдые
Удовлетворительно	<ul style="list-style-type: none"> • Усвоено основное содержание материала, но изложено фрагментарно, не всегда последовательно. • Определения и понятия даны не чётко. • Допущены ошибки при промежуточных математических выкладках в выводах. • Практические навыки слабые.
Неудовлетворительно	<ul style="list-style-type: none"> • Основное содержание учебного материала не раскрыто. • Не даны ответы на дополнительные вопросы преподавателя. • Допущены грубые ошибки в определениях, доказательства теорем не проведено. • Отсутствуют навыки исследовательской деятельности.

Программу вступительного испытания составил

к.т.н., доцент,
зав. кафедрой «Программирование»



А.И. Мартышкин

Программам вступительного испытания рассмотрена на заседании кафедры «Программирование» «12» января 2026 г., протокол № 7.

Зав. кафедрой «Программирование»,
к.т.н., доцент



А.И. Мартышкин

Согласовано

Заместитель ответственного секретаря
приемной комиссии по программам аспирантуры,
начальник ОПАНПК, к.т.н., доцент



Е.А. Колобова